

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-250004

(43)Date of publication of application : 17.09.1999

(51)Int.Cl.

G06F 13/362

(21)Application number : 10-048129

(71)Applicant : NEC CORP

(22)Date of filing : 27.02.1998

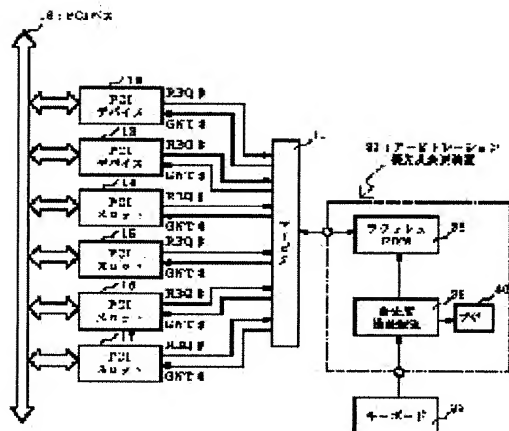
(72)Inventor : YONEDA NORIYOSHI

(54) PCI BUS USE RIGHT ARBITRATION DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To change the circulation route of a priority shift algorithm setting the priority of a bus use right with input setting, and to arbitrate the use right of a general-purpose PCI(peripheral component interconnect) bus in the system of multiple uses.

SOLUTION: The priority (priority shift algorithm) of the bus use rights of PCI devices 12 and 13 and PCI slots 14-17 is inputted with a keyboard 32 and set in an arbitration priority change device 31. Then, PCI devices 12 and 13 and the PCI slots 14-17 transmit request number (REQ#) signals to an arbiter 11. When the arbiter 11 receives the request number (REQ#) signals from the PCI slots 14-17, grant number (GNT#) signals to the PCI devices 12 and 13 and the PCI slots 14-17 are decided and transmitted in order based on the priority of the bus use right in



the PCI bus 26, which is set in the arbitration priority change device 31.

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

[Claim(s)]

[Claim 1] Two or more PCI data transfer means to perform data transfer through a PCI bus, A priority transition algorithm generation storage means to generate and memorize the priority transition algorithm which inputted and set up the priority of the bus royalty over said two or more PCI data transfer means from the outside, When the bus royalty demand signal from said two or more PCI data transfer means is received PCI bus royalty mediation equipment characterized by having a bus royalty mediation means to send out a bus licence signal to a PCI data transfer means in the sequence based on the priority transition algorithm memorized for said priority transition algorithm generation storage means.

[Claim 2] as said priority transition algorithm generation storage means with the input unit which inputs the priority of the bus royalty which is alike, respectively and receives of two or more PCI data transfer means It can set for a PCI data transfer means to set up the priority of the bus royalty from said input device. The priority verification equipment which verifies whether the access time until it ends reception and data transfer for a bus licence signal from a bus royalty demand signal exceeds the access time in a priority transition algorithm, The information equipment which reports when it judges that said priority verification equipment exceeds the access time, PCI bus royalty mediation equipment characterized by having the store which memorizes the priority transition algorithm which set the priority of a bus royalty as each of two or more PCI data transfer means from said input device when it judges that said priority verification equipment does not exceed the access time.

[Claim 3] PCI bus royalty mediation equipment according to claim 2 characterized by having priority count equipment which calculates and generates the priority transition algorithm which set the priority of a bus royalty as each of two or more of said PCI data transfer means based on the data transfer time which each of two or more PCI data transfer means inputted from said input device needs, and is sent out to priority verification equipment.

[Claim 4] PCI bus royalty mediation equipment according to claim 3 characterized by reporting said priority count equipment comparing the inputted data transfer time with each data transfer time of two or more PCI data transfer means by which it has set up beforehand, sending out a driving signal to information equipment when the data transfer time inputted by this comparison exceeds the data transfer time set up beforehand, and exceeding a data transfer time.

[Claim 5] The priority transition algorithm which said priority transition algorithm generation storage means generates The priority of a bus royalty two or more PCI data transfer means in two or more groups in the high sequence which usually contains low ** A partition opium poppy, When a bus royalty mediation means receives a bus royalty demand signal, and in order of the priority of said bus royalty which gave two or more groups the bus licence signal PCI bus royalty mediation equipment according to claim 1 characterized by being the algorithm sent out to the PCI data transfer means in two or more groups.

[Claim 6] When said bus royalty mediation means receives a bus royalty demand signal The usually high sequence that the priority of said bus royalty given to two or more groups is high, And a bus licence signal is sent out in the sequence that a priority is low next. When it has two or more PCI data transfer means in one group, after a bus royalty's changing between each of two or more PCI data transfer means in one group to whom said bus licence signal was sent out and performing data transfer PCI bus royalty mediation equipment according to claim 5 characterized by sending out a bus licence signal to

the group of the following ranking.

[Claim 7] PCI bus royalty mediation equipment according to claim 2 with which it is characterized by using the storage maintenance memory which memorizes the priority transition algorithm corresponding to the priority of a bus royalty as said store even after energization stopping from a power source.

[Claim 8] PCI bus royalty mediation equipment according to claim 1 with which said PCI data transfer means is characterized by being a PCI device and/or a PCI slot.

[Claim 9] PCI bus royalty mediation equipment according to claim 2 or 4 characterized by said information equipment being the buzzer which performs information by pronunciation.

[Claim 10] PCI bus royalty mediation equipment according to claim 2 or 4 characterized by said information equipment being the screen-display equipment which performs color division or information by the screen display including a blink, and/or a synthetic audio station which performs information by synthesized speech.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the PCI bus royalty mediation equipment which changes the circulation path in the priority transition algorithm which sets up the priority of a bus royalty, in order that a bus royalty mediation circuit (arbiter) may permit a bus activity to the PCI device or PCI slot of the highest priority.

[0002]

[Description of the Prior Art] The former and PCI (Peripheral Component Interconnect) A bus corresponds to a high frequency, prepares a bridge circuit between CPU and a local bus add-in board, and is used for the object independent of the control action of specific CPU.

[0003] Drawing 7 is the block diagram showing the configuration of conventional PCI bus royalty mediation equipment. This PCI bus royalty mediation equipment has the PCI slots 104,105, such as a socket (connector) which inserts the PC card (IC card) which are the arbiter 101 which sends out the Grant number (GNT#) signal based on a circulation priority algorithm, and performs management and mediation of a bus, the PCI devices 102,103, such as a disk, a printer, and an electron device, and card mold devices, such as a FAX modem card and an Ethernet card, and an add-in board, to the request number (REQ#) signal inputted. Moreover, the PCI device 102,103 and the PCI slot 104,105 are connected, and it has PCI bus 106 for the Grant number (GNT#) signal to perform selection of the PCI device 102,103 and the PCI slot 104,105.

[0004] Next, actuation of this conventional example is explained. Drawing 8 is drawing for explaining the circulation priority algorithm of an arbiter 101 shown in drawing 7 . The PCI device 102,103 and the PCI slot 104,105 send out the request number (REQ#) signal which requires assignment of the bus activity to every event generating of interruption concerning data processing etc. to an arbiter 101. An arbiter 101 sends out the Grant number (GNT#) signal which shows a bus royalty based on a circulation priority algorithm to one of the PCI device 102,103 which permits the activity of PCI bus 106, and the PCI slots 104,105, if the request number (REQ#) signal from the PCI device 102,103 and the PCI slot 104,105 on PCI bus 106 is received.

[0005] Thus, a circulation priority algorithm as shown in drawing 8 defined beforehand is used for the

priority (PCI bus royalty mediation) of the bus royalty in the arbiter 101 which determines the PCI device 102, 103 which uses PCI bus 106 in many cases. For example, in this PCI bus royalty mediation, first, after the PCI device 102 uses PCI bus 106, the PCI slot 104 can use PCI bus 106 preferentially. As for this degree, the priority of the bus activity by the PCI device and PCI slot in a group 101 changes. Into a group 101, the priority of a bus activity changes between the PCI device 103 and the PCI slot 104. After this, the priority of a bus activity moves to the PCI device 102 again from a group 101.

[0006] With such PCI bus royalty mediation equipment, many PCI buses and PCI slots are connected to PCI bus 106 in addition to PCI device 102, 103 and PCI slot 104, 105, and the arbiter 101 is performing the management and mediation of a bus royalty. In this case, the priorities of each bus activity by many PCI buses and PCI slots differ. However, since the circulation path of the priority of a bus activity is beforehand defined by the circulation top priority ranking algorithm, a bus activity is not necessarily permitted to the PCI bus or PCI slot of the highest priority. Therefore, the object of mediation of a PCI bus royalty which permits a bus activity to the PCI bus or PCI slot of the highest priority can be attained.

[0007] For example, in the server-client system of the video-on demand (VOD: Video on Demand) which projects a desired image program real time, a server sends out image data to a client. In this case, if the priority of a bus activity is not granted to a client on the PCI bus of a server, an image data transfer may stop continuing, and that image may break off. That is, the object of mediation of a PCI bus royalty which permits a bus activity to the client of the highest priority can be attained.

[0008]

[Problem(s) to be Solved by the Invention] Thus, with the PCI bus royalty mediation equipment of the above-mentioned conventional example, the circulation path in the priority of a bus activity is defined beforehand. That is, a bus activity is not necessarily permitted to the PCI bus or PCI slot of the highest priority. A bus activity may not be permitted to the PCI bus or PCI slot of the highest priority which a user sets up if it puts in another way. Therefore, in order to enable it to permit a bus activity to the PCI bus or PCI slot of the highest priority which a user sets up, it is necessary to develop an arbiter as dedicated for every system. Thus, mediation of the PCI bus royalty in a busy system of the PCI bus royalty mediation equipment of the conventional example was not completed, but it had the fault that the versatility did not exist.

[0009] in order that this invention may solve the technical problem in such a Prior art and a bus royalty mediation circuit (arbiter) may permit a bus activity to the PCI device or PCI slot of the highest priority, the circulation path of a priority transition algorithm set up the priority of a bus royalty can be changed now easily and certainly by input setting out, and it aims at offer of the PCI bus royalty mediation equipment with which mediation of a general-purpose PCI bus royalty can be attained.

[0010]

[Means for Solving the Problem] In order to attain the above-mentioned technical problem, the PCI bus royalty mediation equipment of this invention Two or more PCI data transfer means to perform data transfer through a PCI bus, with a priority transition algorithm generation storage means to generate and memorize the priority transition algorithm which inputted from the outside the priority of the bus royalty which is alike, respectively and receives of two or more PCI data transfer means, and set it up When the bus royalty demand signal from two or more PCI data transfer means is received It has considered as the configuration equipped with a bus royalty mediation means to send out a bus licence

signal to a PCI data transfer means in the sequence based on the priority transition algorithm memorized for the priority transition algorithm generation storage means.

[0011] moreover, as said priority transition algorithm generation storage means with the input unit which inputs the priority of the bus royalty which is alike, respectively and receives of two or more PCI data transfer means A PCI data transfer means to set up the priority of the bus royalty from an input device, The priority verification equipment which verifies whether the access time until it ends reception and data transfer for a bus licence signal from a bus royalty demand signal exceeds the access time in a priority transition algorithm, The information equipment which reports when it judges that priority verification equipment exceeds the access time, When it judges that priority verification equipment does not exceed the access time, it has considered as the configuration equipped with the storage which memorizes the priority transition algorithm which set the priority of a bus royalty as each of two or more PCI data transfer means from an input device.

[0012] Moreover, it has considered as the configuration equipped with the priority count equipment which calculates and generates the priority transition algorithm which set the priority of a bus royalty as each of two or more PCI data transfer means based on the data transfer time which each of two or more PCI data transfer means inputted from said input device needs, and is sent out to priority verification equipment.

[0013] Moreover, it has considered as the configuration which reports that said priority count equipment compares the inputted data transfer time with each data transfer time of two or more PCI data transfer means by which it has set up beforehand, the PCI bus royalty mediation equipment of this invention sends out a driving signal to information equipment when the data transfer time inputted by this comparison exceeds the data transfer time set up beforehand, and it exceeds a data transfer time.

[0014] Moreover, the PCI bus royalty mediation equipment of this invention The priority transition algorithm which said priority transition algorithm generation storage means generates The priority of a bus royalty two or more PCI data transfer means in two or more groups in the high sequence which usually contains low ** A partition opium poppy, And when a bus royalty mediation means receives a bus royalty demand signal, it is considered as the configuration made into the algorithm sent out to the PCI data transfer means in two or more groups in order of the priority of the bus royalty which gave two or more groups the bus licence signal.

[0015] Moreover, when said bus royalty mediation means receives a bus royalty demand signal The usually high sequence that the priority of the bus royalty given to two or more groups is high, And a bus licence signal is sent out in the sequence that a priority is low next. When it has two or more PCI data transfer means in one group, after a bus royalty's changing between each of two or more PCI data transfer means in one group to whom the bus licence signal was sent out and performing data transfer It has considered as the configuration which sends out a bus licence signal to the group of the following ranking.

[0016] Moreover, the PCI bus royalty mediation equipment of this invention is considered as the configuration in which said PCI data transfer means is considered as a PCI device and/or a PCI slot as said store, using the storage maintenance memory which memorizes the priority transition algorithm corresponding to the priority of a bus royalty even after energization stopping from a power source.

[0017] Moreover, said information equipment is the buzzer which performs information by pronunciation,

and the PCI bus royalty mediation equipment of this invention is considered as the configuration made into the screen-display equipment which performs information by the screen display which includes color division or a blink for said information equipment, and/or the synthetic audio station which performs information by synthesized speech.

[0018] Such PCI bus royalty mediation equipment of invention of a configuration is the sequence of a priority transition algorithm of having set up the priority of the bus royalty which inputted it when a bus royalty mediation means received the bus royalty demand signal from a PCI data transfer means (a PCI device or PCI slot), and has sent out the bus licence signal to the PCI data transfer means (a PCI device or PCI slot).

[0019] Consequently, in order that a bus royalty mediation means (arbiter) may permit a bus activity to the PCI device or PCI slot of the highest priority, the circulation path of a priority transition algorithm of setting up the priority of a bus royalty can be changed now easily and certainly by input setting out, and mediation of that general-purpose PCI bus royalty is attained.

[0020] Furthermore, the PCI bus royalty mediation equipment of this invention is calculating and generating the aforementioned priority transition algorithm based on the data transfer time which each of two or more PCI data transfer means inputted needs. When a bus royalty mediation means receives the bus royalty demand signal from a PCI data transfer means (a PCI device or PCI slot) based on this generated priority transition algorithm, the bus licence signal is sent out to the PCI data transfer means (a PCI device or PCI slot) in order of the priority transition algorithm.

[0021] In this case, setting out of the priority (priority transition algorithm) of a bus royalty is attained only by the entry of data of the data transfer time which each of the PCI data transfer means of plurality [user] needs. That is, understand the priority of a troublesome bus royalty beforehand, it becomes unnecessary to input it, and setting out of the priority of a bus royalty is more easily attained to authenticity.

[0022] Moreover, when the content of an input is improper for the PCI bus royalty mediation equipment of this invention when it is judged that the access time to the priority of the inputted bus royalty became long too much, and when the data transfer time into which it was inputted exceeds each data transfer time of a PCI data transfer means (a PCI device or PCI slot) namely, it is performing information by a screen display and synthesized speech including the information by pronunciation, color division, or a blink.

[0023] While information becomes clear easily and certainly by the user and setting out of the priority of a bus royalty is promptly attained by this, the degree of freedom of an equipment configuration improves by various information.

[0024]

[Embodiment of the Invention] Next, the gestalt of operation of the PCI bus royalty mediation equipment of this invention is explained to a detail with reference to a drawing. Drawing 1 is the block diagram showing the configuration in the 1st operation gestalt of the PCI bus royalty mediation equipment of this invention. As opposed to the request number (REQ#) signal (bus royalty demand signal) into which this PCI bus royalty mediation equipment is inputted The arbiter 11 as a bus royalty mediation means which sends out the Grant number (GNT#) signal (bus licence signal) in the sequence based on a circulation priority algorithm, and performs management and mediation of a bus, They are a disk, a printer, an

electron device, etc. It has the PCI devices 12 and 13 as a PCI data transfer means to send out the request number (REQ#) signal which added the number given to self-equipment to the arbiter 11 corresponding to generating of events, such as interruption concerning this data processing.

[0025] Furthermore, this PCI bus royalty mediation equipment is a socket (connector) which inserts the PC card (IC card) which are card mold devices, such as a FAX modem card and an Ethernet card, and an add-in board, and has the PCI slots 14, 15, 16, and 17 as a PCI data transfer means to send out the request number (REQ#) signal which added the number given to self-equipment to an arbiter 11, corresponding to generating of events, such as interruption concerning data processing here.

[0026] Furthermore, the PCI devices 12 and 13 and the PCI slots 14-17 are connected, and PCI bus royalty mediation equipment sends out the Grant number (GNT#) signal with the request number (REQ#) signal to the arbiter 11 from here, and has PCI bus 26 for an exchange (bus royalty) of this signal to perform selection of the PCI devices 12 and 13 and the PCI slots 14-17.

[0027] Moreover, this PCI bus royalty mediation equipment has Arbitration priority modification equipment 31 as a priority transition algorithm generation storage means to change into the circulation path based on the priority (priority transition algorithm) of a bus royalty so that an arbiter 11 may permit the bus activity of PCI bus 26 to the PCI devices 12 and 13 of the highest priority, and the PCI slots 14-17. Furthermore, it has the keyboard 32 as an input means for performing the directions (input setting out of the priority of a bus royalty) changed into the circulation path based on the priority of a bus royalty.

[0028] Arbitration priority modification equipment 31 The access latency to the priority of the bus royalty inputted from the keyboard 32 (access time = with the latency time until it sends out the Grant number (GNT#) signal from sending out of the request number (REQ#) signal from the PCI devices 12 and 13 and the PCI slots 14-17) The priority verification equipment 35 which verifies whether the sum total of the data transfer time in the PCI devices 12 and 13 and the PCI slots 14-17 exceeds the access time set up beforehand, It has the flash ROM 38 which stores the priority transition algorithm which set up the priority of a bus royalty, and the buzzer 40 which emits an alarm when it judges that the access latency (access time) became long too much with priority verification equipment 35.

[0029] priority verification equipment 35 verifies whether the access latency to the priority (the priority in the priority transition algorithm shown in drawing 2 explained later -- "-- =p1 [high] -- usually -- =p2 and low =p3") of the bus royalty over the PCI devices 12 and 13 and the PCI slots 14-17 which are inputted from a keyboard 32 becomes long too much. The priority transition algorithm which set up the priority of the bus royalty over the PCI devices 12 and 13 and the PCI slots 14-17 which the flash ROM 38 was inputted from the keyboard 32, and verified the priority with priority verification equipment 35 is stored, and an arbiter 11 reads.

[0030] Next, actuation of this 1st operation gestalt is explained. First, the whole actuation is explained. In drawing 1 , a user inputs and sets the priority (priority transition algorithm) of the bus royalty in each PCI bus 26 of the PCI devices 12 and 13 and the PCI slots 14-17 as Arbitration priority modification equipment 31 from a keyboard 32. Then, the PCI devices 12 and 13 and the PCI slots 14-17 send out the request number (REQ#) signal which added the number given to self-equipment (the PCI devices 12 and 13, PCI slots 14-17) to an arbiter 11 for every event generating of interruption concerning data processing etc.

[0031] If the request number (REQ#) signal from the PCI devices 12 and 13 and the PCI slots 14-17 is received, an arbiter 11 is the sequence based on the priority (priority transition algorithm) of the bus royalty in PCI bus 26 set as Arbitration priority modification equipment 31, and determines and sends out the Grant number (GNT#) signal to the PCI devices 12 and 13 and the PCI slots 14-17.

[0032] next, the internal configuration of Arbitration priority modification equipment 31 is boiled, attached and explained. Drawing 2 is drawing for explaining the priority transition algorithm of an arbiter 11 shown in drawing 1 , and drawing 3 is drawing for explaining the transition state of the bus royalty by the priority transition algorithm of an arbiter 11. Moreover, drawing 4 is the flow chart showing the processing state of actuation of the 1st operation gestalt.

[0033] In drawing 1 thru/or drawing 4 , a user inputs the priority of the bus royalty in each PCI bus 26 of the PCI devices 12 and 13 and the PCI slots 14-17 into the priority verification equipment 35 of Arbitration priority modification equipment 31 from a keyboard 32 (step S1). the priority of the bus royalty over the PCI devices 12 and 13 and the PCI slots 14-17 -- a three-stage -- "-- high -- it is usually low -- " -- it is classified and set as a group. In setting out when this priority "is high", a part of PCI devices 12 and 13 and PCI slots 14-17 are inserted and set as the location of "p1" in the priority transition algorithm shown in drawing 2 .

[0034] In setting out in case a priority is "common", a part of PCI devices 12 and 13 and PCI slots 14-17 are inserted and set as the location of "p2" in the priority transition algorithm shown in drawing 2 . In setting out in case a priority is "low", a part of PCI devices 12 and 13 and PCI slots 14-17 are inserted and set as the location of "p3" in the priority transition algorithm shown in drawing 2 . Here, the group of the PCI devices 12 and 13 and the PCI slot 14 is set as the priority transition algorithm shown in drawing 2 as a priority "=p1 [high]." Moreover, a priority "it is usually =p2" is set as the PCI slot 15, and a priority "low =p3" is assigned to the group of the PCI slots 16 and 17.

[0035] the priority of these PCI devices 12 and 13 and the priority transition algorithm shown in drawing 2 to the PCI slots 14-17 -- "-- an arbiter 11 sends out the Grant number (GNT#) signal to =p2 and the group of low =p3" in =p1 [high] and sequence shown in drawing 3 , and the priority of that bus royalty usually changes to them. First, as shown in (a) of drawing 3 , the priority of a bus royalty changes in order of the PCI devices 12 and 13 in the group in setting out of a priority "=p1 [high]", and the PCI slot 14.

[0036] Next, as shown in (b) of drawing 3 , the priority of a bus royalty moves to the PCI slot 15 of a priority "it is usually =p2." Furthermore, as shown in (c) of drawing 3 , the priority of a bus royalty changes in order of a group's PCI devices 12 and 13 in setting out of a priority "=p1 [high]", and the PCI slot 14. As shown in (d) of drawing 3 , the priority of the bus royalty of the PCI slot 16 in the group of a priority "low =p3" moves to this degree.

[0037] Furthermore, as shown in (e) of drawing 3 , the priority of a bus royalty changes in order of the PCI devices 12 and 13 in the group in setting out of a priority "=p1 [high]", and the PCI slot 14. Next, as shown in (f) of drawing 3 , the priority of a bus royalty moves to the PCI slot 15 of a priority "it is usually =p2." Furthermore, as shown in (g) of drawing 3 , the priority of a bus royalty changes in order of the PCI devices 12 and 13 in the group in setting out of a priority "=p1 [high]", and the PCI slot 14. As shown in (h) of drawing 3 , the priority of the bus royalty of the PCI slot 17 in the group of a priority "low =p3" moves to this degree. Therefore, if setting out to the location of a priority "low =p3" increases, in the

example of drawing 2 and drawing 3 , the access latency to the PCI slots 16 and 17 will become long. [0038] In addition, what kind of sequence is sufficient as the sequence of the transition to the PCI devices 12 and 13 within each group of a priority " $=p1$ [high]" and a priority " $low =p3$ ", and the PCI slots 14-17 irrespective of the example shown in drawing 3 . That is, you may replace the transition sequential in the PCI devices 12 and 13 and the PCI slot 14 in the group in setting out of a priority " $=p1$ [high]" how. The transition sequential in the PCI slots 16 and 17 in the group in setting out of a priority " $low =p3$ " may change similarly.

[0039] As for priority verification equipment 35, the access latency to the priority of the bus royalty inputted verifies whether it becomes long too much as compared with the access latency defined beforehand (step S2). When the access latency to the priority of the bus royalty inputted judges that it becomes long too much (S2:Yes), priority verification equipment 35 sends out a driving signal to a buzzer 40, and warns a user of it by the information (step S3).

[0040] By this information, the input of the priority of the bus royalty in PCI bus 26 is urged again. For example, a screen display is carried out with the display which is not illustrated. When the access latency to the priority of the bus royalty inputted judges that it is not long (S2:No), the priority transition algorithm of the priority (the priority shown in drawing 2 -- " $=p1$ [high]" -- usually -- $=p2$ and $low =p3$) of the bus royalty over the PCI devices 12 and 13 and the PCI slots 14-17 which were inputted from the keyboard 32 and verified the priority with priority verification equipment 35 It inputs and stores in a flash ROM 38 (step S4).

[0041] Then, an arbiter 11 receives a request number (REQ#) signal by interruption by event generating from the PCI devices 12 and 13 and the PCI slots 14-17 etc. (step S5). In the sequence based on the priority (priority transition algorithm) of the bus royalty in PCI bus 26 stored in the flash ROM 38 of Arbitration priority modification equipment 31, the Grant number (GNT#) signal to the PCI devices 12 and 13 and the PCI slots 14-17 is determined and sent out (steps S6 and S7).

[0042] Consequently, it can change now into the circulation path based on the priority of the bus royalty of PCI bus 26 which the user set up so that an arbiter 11 may permit a bus activity to the PCI devices 12 and 13 or the PCI slots 14-17 of the highest priority. Therefore, mediation of the general-purpose PCI bus royalty in a busy system is attained.

[0043] Drawing 5 is the block diagram showing the configuration of the 2nd operation gestalt. The configurations of the Arbitration priority modification equipment 31 which shows this 2nd operation gestalt to drawing 1 differ, and other configurations are the same. Arbitration priority modification equipment 31a of the 2nd operation gestalt shown in drawing 5 has the same priority verification equipment 35 as the 1st operation gestalt, the flash ROM 38, and the buzzer 40. Furthermore, it corresponds to the 2nd operation gestalt and has priority count equipment 33 which the PCI devices 12 and 13 inputted from the keyboard 32 and the PCI slots 14-17 calculate a priority transition algorithm, and send out to priority verification equipment 35 based on the data transfer time needed for each. That is, the PCI devices 12 and 13 into which priority count equipment 33 was inputted from the keyboard 32 of the 1st operation gestalt, and the same data as the priority of each bus royalty of the PCI slots 14-17 are sent out.

[0044] Next, actuation of this 2nd operation gestalt is explained. Drawing 6 is the flow chart showing the processing state of actuation of the 2nd operation gestalt. With this 2nd operation gestalt, the PCI

devices 12 and 13 inputted from the keyboard 32 and the data transfer time which the PCI slots 14-17 need are inputted into priority count equipment 33 (step S11). Priority count equipment 33 compares the inputted data transfer time with each data transfer time of the PCI devices 12 and 13 set up beforehand and the PCI slots 14-17. When exceeding the data transfer time when the data transfer time inputted by this comparison is set up (step S12: Yes), priority count equipment 33 drives a buzzer 40, and reports by that singing (step S13). Moreover, based on the inputted data transfer time, priority count equipment 33 calculates the priority (priority transition algorithm) of a bus royalty, and sends it out to priority verification equipment 35 (step S14).

[0045] As for priority verification equipment 35, the access latency to the priority (priority transition algorithm) of the bus royalty from priority count equipment 33 verifies whether it becomes long too much as compared with the access latency stored beforehand (step S15). When the access latency to the priority of the bus royalty inputted judges that it becomes long too much (S15:Yes), priority verification equipment 35 sends out a driving signal to a buzzer 40, and warns a user of it by information of the singing (step S16).

[0046] When the access latency to the priority of the bus royalty inputted is judged not to be long (S15:No), the priority transition algorithm which set up the priority of the bus royalty from priority count equipment 33 is inputted and stored in a flash ROM 38 (step S17). in this case, the priority of a bus royalty [as opposed to the PCI devices 12 and 13 and the PCI slots 14-17 like the example which shows priority count equipment 33 to drawing 2] -- a three-stage -- "-- high -- it is usually low -- " -- it classifies. Priority count equipment 33 sends out this priority transition algorithm to a flash ROM 38, and stores it here (step S17).

[0047] An arbiter 11 the request number (REQ#) signal from the PCI devices 12 and 13 and the PCI slots 14-17 Then, reception (step S18), In the sequence based on the priority transition algorithm which set up the priority of the bus royalty in PCI bus 26 stored in the flash ROM 38 of Arbitration priority modification equipment 31 The Grant number (GNT#) signal to the PCI devices 12 and 13 and the PCI slots 14-17 is determined and sent out (steps S19 and S20).

[0048] The Grant number (GNT#) signal is sent out to the PCI devices 12 and 13 and the PCI slots 14-17 in the sequence determined based on the priority transition algorithm of the priority of a bus royalty like the 1st operation gestalt shown in drawing 3 in this case.

[0049] Consequently, setting out of the priority (priority transition algorithm) of a bus royalty is attained only by the entry of data of the data transfer time which each of the PCI devices 12 and 13 and the PCI slots 14-17 needs [a user]. Therefore, it becomes unnecessary to understand beforehand the priority transition algorithm which sets up the priority of a troublesome bus royalty like the 1st operation gestalt, and setting out of a priority transition algorithm is more easily attained to authenticity.

[0050] In addition, it may be in the above-mentioned 1st and 2nd operation gestalt, and as long as a flash ROM 38 is storage maintenance mold memory which holds data at the time of an energization halt, what kind of memory is sufficient as it. For example, a power-source backup memory is sufficient.

[0051] Moreover, other approaches may be used although the access latency to the priority of the bus royalty inputted has reported becoming long too much by the singing of a buzzer 40 with the above-mentioned 1st and 2nd operation gestalt. For example, the content of information according this information to a screen display and the alphabetic character classified by color may be made to blink in

an alphabetic character. Furthermore, the information by the synthesized speech using a synthesized speech board may be used.

[0052]

[Effect of the Invention] According to the PCI bus royalty mediation equipment of this invention, the bus licence signal is sent out to the PCI data transfer means in the sequence based on the priority transition algorithm which set up the priority of the bus royalty which inputted it when a bus royalty mediation means received the bus royalty demand signal from a PCI data transfer means so that clearly from the above explanation.

[0053] By this, in order that a bus royalty mediation means may permit a bus activity to the PCI device or PCI slot of the highest priority, the circulation path of a priority transition algorithm of setting up the priority of a bus royalty can be changed now easily and certainly by input setting out, and mediation of the general-purpose PCI bus royalty is attained.

[0054] Furthermore, when according to the PCI bus royalty mediation equipment of this invention a priority transition algorithm is calculated and generated based on the data transfer time which each of two or more PCI data transfer means inputted needs and a bus royalty mediation means receives the bus royalty demand signal from a PCI data transfer means, the bus licence signal is sent out to the PCI data transfer means by sequential [based on a priority transition algorithm].

[0055] Setting out of the priority of a bus royalty is attained only by the entry of data of the data transfer time which each of the PCI data transfer means of plurality [user] needs, and it is not necessary to understand the priority of a troublesome bus royalty beforehand and to input, and setting out of the priority of a bus royalty is more easily attained to authenticity by this.

[0056] Moreover, when the content of an input is improper for the PCI bus royalty mediation equipment of this invention when it is judged that the access time to the priority of the inputted bus royalty became long too much, and when the data transfer time into which it was inputted exceeds each data transfer time of a PCI data transfer means namely, it is performing information by a screen display and synthesized speech including the information by pronunciation, color division, or a blink.

[0057] While information becomes clear easily and certainly by the user and setting out of the priority of a bus royalty is promptly attained by this, the degree of freedom of an equipment configuration improves by various information.

[Translation done.]

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-250004

(43)公開日 平成11年(1999) 9月17日

(51)Int.Cl.⁶

G 0 6 F 13/362

識別記号

5 1 0

F I

G 0 6 F 13/362

5 1 0 F

審査請求 有 請求項の数10 O L (全 11 頁)

(21)出願番号 特願平10-48129

(22)出願日 平成10年(1998) 2月27日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 米田 昇巧

東京都港区芝五丁目7番1号 日本電気株式会社内

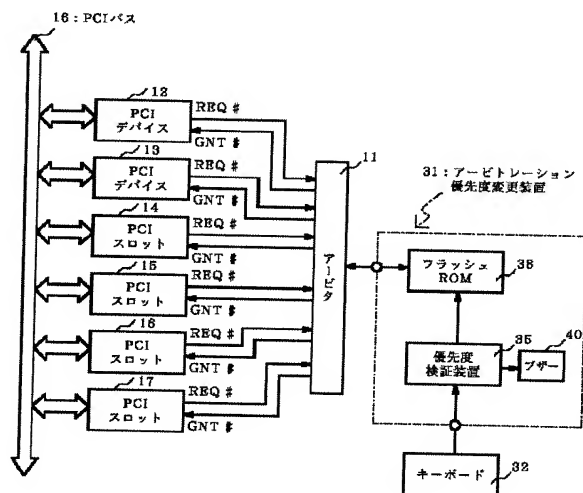
(74)代理人 弁理士 渡辺 喜平

(54)【発明の名称】 P C Iバス使用権調停装置

(57)【要約】

【課題】 バス使用権の優先度を設定する優先度遷移アルゴリズムの循環経路を、入力設定によって変更して多様なシステムにおける汎用的なP C Iバス使用権の調停を可能にする。

【解決手段】 キーボード32からP C Iデバイス12、13、P C Iスロット14～17のそれぞれのバス使用権の優先度(優先度遷移アルゴリズム)をアービトレーション優先度変更装置31に入力して設定する。この後に、P C Iデバイス12、13、P C Iスロット14～17は、リクエスト番号(R E Q #)信号をアービタ11へ送出する。アービタ11は、P C Iデバイス12、13、P C Iスロット14～17からのリクエスト番号(R E Q #)信号を受け取ると、アービトレーション優先度変更装置31に設定されているP C Iバス26におけるバス使用権の優先度に基づいた順序で、P C Iデバイス12、13、P C Iスロット14～17へのグラント番号(G N T #)信号を決定して送出する。



【特許請求の範囲】

【請求項1】 PCIバスを通じてデータ転送を行う複数のPCIデータ転送手段と、

前記複数のPCIデータ転送手段に対するバス使用権の優先度を、外部から入力して設定した優先度遷移アルゴリズムを生成して記憶する優先度遷移アルゴリズム生成記憶手段と、

前記複数のPCIデータ転送手段からのバス使用権要求信号を受け取った際に、前記優先度遷移アルゴリズム生成記憶手段に記憶している優先度遷移アルゴリズムに基づいた順序でPCIデータ転送手段へバス使用許可信号を送出するバス使用権調停手段と、

を備えることを特徴とするPCIバス使用権調停装置。

【請求項2】 前記優先度遷移アルゴリズム生成記憶手段として、

複数のPCIデータ転送手段のそれぞれに対するバス使用権の優先度を入力する入力装置と、
前記入力装置からのバス使用権の優先度を設定するPCIデータ転送手段における、バス使用権要求信号からバス使用許可信号を受け取り、かつ、データ転送を終了するまでのアクセス時間が、優先度遷移アルゴリズムにおけるアクセス時間を超えるか否かを検証する優先度検証装置と、

前記優先度検証装置がアクセス時間を超えると判断した際に報知を行う報知装置と、

前記優先度検証装置がアクセス時間を越えないと判断した際に、前記入力装置からの複数のPCIデータ転送手段のそれぞれにバス使用権の優先度を設定した優先度遷移アルゴリズムを記憶する記憶装置と、
を備えることを特徴とするPCIバス使用権調停装置。

【請求項3】 前記入力装置から入力された複数のPCIデータ転送手段のそれぞれが必要とするデータ転送時間に基づいて、前記複数のPCIデータ転送手段のそれぞれにバス使用権の優先度を設定した優先度遷移アルゴリズムを計算して生成し、かつ、優先度検証装置へ送出的優先度計算装置を備えることを特徴とする請求項2記載のPCIバス使用権調停装置。

【請求項4】 前記優先度計算装置が、
入力されたデータ転送時間と予め設定している複数のPCIデータ転送手段のそれぞれのデータ転送時間とを比較し、

この比較で入力されたデータ転送時間が、予め設定されているデータ転送時間を超える場合に、駆動信号を報知装置へ送出してデータ転送時間を超えることを報知することを特徴とする請求項3記載のPCIバス使用権調停装置。

【請求項5】 前記優先度遷移アルゴリズム生成記憶手段が生成する優先度遷移アルゴリズムが、複数のPCIデータ転送手段を、バス使用権の優先度が、高い、普通、低いを含む順序で複数のグループに区分けし、か

つ、

バス使用権調停手段が、バス使用権要求信号を受け取った際に、バス使用許可信号を複数のグループに付与した前記バス使用権の優先度の順序で、複数のグループ内のPCIデータ転送手段へ送出するアルゴリズムであることを特徴とする請求項1記載のPCIバス使用権調停装置。

【請求項6】 前記バス使用権調停手段が、バス使用権要求信号を受け取った際に、複数のグループに付与した前記バス使用権の優先度の高い、普通、高い順序、及び、この後に優先度が低い順序でバス使用許可信号を送出し、

かつ、一つのグループに複数のPCIデータ転送手段を有している場合、前記バス使用許可信号が送出された一つのグループ内の複数のPCIデータ転送手段のそれぞれの間でバス使用権が遷移してデータ転送を実行した後に、次の順位のグループにバス使用許可信号が送出されることを特徴とする請求項5記載のPCIバス使用権調停装置。

【請求項7】 前記記憶装置として、
電源からの通電停止後もバス使用権の優先度に対応する優先度遷移アルゴリズムを記憶する記憶保持メモリを用いることを特徴とする請求項2記載のPCIバス使用権調停装置。

【請求項8】 前記PCIデータ転送手段が、
PCIデバイス及び／又はPCIスロットであることを特徴とする請求項1記載のPCIバス使用権調停装置。

【請求項9】 前記報知装置が、
発音による報知を行うブザーであることを特徴とする請求項2又は4記載のPCIバス使用権調停装置。

【請求項10】 前記報知装置が、
色区分け、又は、ブリンクを含む画面表示による報知を行う画面表示装置、及び／又は、合成音声による報知を行う合成音声装置であることを特徴とする請求項2又は4記載のPCIバス使用権調停装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、バス使用権調停回路（アービタ）が、最優先のPCIデバイス又はPCIスロットにバス使用を許可するために、バス使用権の優先度を設定する優先度遷移アルゴリズムでの循環経路の変更を行うPCIバス使用権調停装置に関する。

【0002】

【従来の技術】従来、PCI (Peripheral Component Interconnect) バスは、高い周波数に対応し、CPUとローカルバス拡張ボードとの間にブリッジ回路を設け、特定のCPUの制御動作に依存しない目的のために用いられている。

【0003】図7は従来のPCIバス使用権調停装置の構成を示すブロック図である。このPCIバス使用権調

10

20

30

40

50

停装置は、入力されるリクエスト番号（REQ#）信号に対し、循環優先順位アルゴリズムに基づいたグラント番号（GNT#）信号を送出してバスの管理及び調停を行うアービタ101と、ディスク、プリンタや電子デバイスなどのPCIデバイス102、103と、FAXモデムカード、イーサネットカードなどのカード型デバイスであるPCカード（ICカード）や拡張ボードを差し込む受け口（コネクタ）などのPCISロット104、105とを有している。また、PCIデバイス102、103及びPCISロット104、105が接続され、グラント番号（GNT#）信号によってPCIデバイス102、103及びPCISロット104、105の選択を行うためのPCIバス106を有している。

【0004】次に、この従来例の動作について説明する。図8は図7に示すアービタ101の循環優先順位アルゴリズムを説明するための図である。PCIデバイス102、103及びPCISロット104、105は、データ処理にかかる割り込みなどのイベント発生ごとに、バス使用の割り当てを要求するリクエスト番号（REQ#）信号をアービタ101へ送出する。アービタ101は、PCIバス106上のPCIデバイス102、103及びPCISロット104、105からのリクエスト番号（REQ#）信号を受け取ると、循環優先順位アルゴリズムに基づいて、PCIバス106の使用を許可するPCIデバイス102、103、PCISロット104、105の一つにバス使用権を示すグラント番号（GNT#）信号を送出する。

【0005】このように、PCIバス106を使用するPCIデバイス102、103を決定するアービタ101でのバス使用権の優先度（PCIバス使用権調停）は、予め定められた図8に示すような循環優先順位アルゴリズムを用いる場合が多い。例えば、このPCIバス使用権調停では、まず、PCIデバイス102がPCIバス106を使用した後に、PCISロット104が、優先的にPCIバス106を使用できる。この次は、グループ101内のPCIデバイス及びPCISロットでバス使用の優先権が遷移する。グループ101では、PCIデバイス103とPCISロット104との間で、バス使用の優先権が遷移する。この後は、グループ101から再度、PCIデバイス102にバス使用の優先権が移動する。

【0006】このようなPCIバス使用権調停装置では、PCIバス106に、PCIデバイス102、103及びPCISロット104、105以外に、多数のPCIバス及びPCISロットが接続され、その管理及びバス使用権の調停をアービタ101が行っている。この場合、多数のPCIバス及びPCISロットでのそれぞれのバス使用の優先度が異なる。しかし、予め循環優先順位アルゴリズムによってバス使用の優先権の循環経路が定められているため、最優先のPCIバス又はPC

ISロットにバス使用が許可されとは限らない。したがって、最優先のPCIバス又はPCISロットにバス使用を許可するPCIバス使用権の調停の目的が達成できないことになる。

【0007】例えば、所望の映像番組を即時的に映し出すビデオオンマインド（VOD：Video on Demand）のサーバ/クライアントシステムでは、サーバがクライアントに対して映像データを送出する。この場合、バス使用の優先権が、サーバのPCIバス上でクライアントに与えられないと、映像データの転送が連続しなくなり、その映像が途切れることがある。すなわち、最優先のクライアントにバス使用を許可するPCIバス使用権の調停の目的が達成できないことになる。

【0008】

【発明が解決しようとする課題】このように上記従来例のPCIバス使用権調停装置では、予めバス使用の優先権における循環経路が定められている。すなわち、最優先のPCIバス又はPCISロットにバス使用が許可されとは限らない。換言すれば、使用者が設定する最優先のPCIバス又はPCISロットにバス使用が許可されない場合がある。したがって、使用者が設定する最優先のPCIバス又はPCISロットにバス使用を許可できるようにするためには、アービタをシステムごとの専用として開発する必要がある。このように従来例のPCIバス使用権調停装置は、多用なシステムでのPCIバス使用権の調停ができず、その汎用性がないという欠点があった。

【0009】本発明は、このような従来の技術における課題を解決するものであり、バス使用権調停回路（アービタ）が、最優先のPCIデバイス又はPCISロットにバス使用を許可するために、バス使用権の優先度を設定する優先度遷移アルゴリズムの循環経路を、入力設定によって容易かつ確実に変更できるようになり、汎用的なPCIバス使用権の調停が可能になるPCIバス使用権調停装置の提供を目的とする。

【0010】

【課題を解決するための手段】上記課題を達成するために、本発明のPCIバス使用権調停装置は、PCIバスを通じてデータ転送を行う複数のPCIデータ転送手段と、複数のPCIデータ転送手段のそれぞれに対するバス使用権の優先度を、外部から入力して設定した優先度遷移アルゴリズムを生成して記憶する優先度遷移アルゴリズム生成記憶手段と、複数のPCIデータ転送手段からのバス使用権要求信号を受け取った際に、優先度遷移アルゴリズム生成記憶手段に記憶している優先度遷移アルゴリズムに基づいた順序でPCIデータ転送手段へバス使用許可信号を送出するバス使用権調停手段とを備える構成としてある。

【0011】また、前記優先度遷移アルゴリズム生成記憶手段として、複数のPCIデータ転送手段のそれぞれ

10

20

30

40

50

に対するバス使用権の優先度を入力する入力装置と、入力装置からのバス使用権の優先度を設定するP C I データ転送手段での、バス使用権要求信号からバス使用許可信号を受け取り、かつ、データ転送を終了するまでのアクセス時間が、優先度遷移アルゴリズムでのアクセス時間を超えるか否かを検証する優先度検証装置と、優先度検証装置がアクセス時間を超えると判断した際に報知を行う報知装置と、優先度検証装置がアクセス時間を越えないと判断した際に、入力装置からの複数のP C I データ転送手段のそれぞれにバス使用権の優先度を設定した優先度遷移アルゴリズムを記憶する記憶装置とを備える構成としてある。

【0012】また、前記入力装置から入力された複数のP C I データ転送手段のそれぞれが必要とするデータ転送時間に基づいて、複数のP C I データ転送手段のそれぞれにバス使用権の優先度を設定した優先度遷移アルゴリズムを計算して生成し、かつ、優先度検証装置へ送出する優先度計算装置を備える構成としてある。

【0013】また、本発明のP C I バス使用権調停装置は、前記優先度計算装置が、入力されたデータ転送時間と予め設定している複数のP C I データ転送手段のそれぞれのデータ転送時間とを比較し、この比較で入力されたデータ転送時間が、予め設定されているデータ転送時間を超える場合に、駆動信号を報知装置へ送出してデータ転送時間を超えることを報知する構成としてある。

【0014】また、本発明のP C I バス使用権調停装置は、前記優先度遷移アルゴリズム生成記憶手段が生成する優先度遷移アルゴリズムが、複数のP C I データ転送手段を、バス使用権の優先度が、高い、普通、低いを含む順序で複数のグループに区分けし、かつ、バス使用権調停手段が、バス使用権要求信号を受け取った際に、バス使用許可信号を複数のグループに付与したバス使用権の優先度の順序で、複数のグループ内のP C I データ転送手段へ送出するアルゴリズムとする構成としてある。

【0015】また、前記バス使用権調停手段が、バス使用権要求信号を受け取った際に、複数のグループに付与したバス使用権の優先度の高い、普通、高い順序、かつ、この後に優先度が低い順序でバス使用許可信号を送出し、かつ、一つのグループに複数のP C I データ転送手段を有している場合、バス使用許可信号が送出された一つのグループ内の複数のP C I データ転送手段のそれぞれの間でバス使用権が遷移してデータ転送を実行した後に、次の順位のグループにバス使用許可信号を送出する構成としてある。

【0016】また、本発明のP C I バス使用権調停装置は、前記記憶装置として、電源からの通電停止後もバス使用権の優先度に対応する優先度遷移アルゴリズムを記憶する記憶保持メモリを用い、かつ、前記P C I データ転送手段を、P C I デバイス及び／又はP C I スロットとする構成としてある。

【0017】また、本発明のP C I バス使用権調停装置は、前記報知装置が、発音による報知を行うブザーであり、前記報知装置を、色区分け、又は、ブリンクを含む画面表示による報知を行う画面表示装置、及び／又は、合成音声による報知を行う合成音声装置とする構成としてある。

【0018】このような構成の発明のP C I バス使用権調停装置は、P C I データ転送手段（P C I デバイス又はP C I スロット）からのバス使用権要求信号を、バス使用権調停手段が受け取った際に、入力したバス使用権の優先度を設定した優先度遷移アルゴリズムの順序で、バス使用許可信号をP C I データ転送手段（P C I デバイス又はP C I スロット）へ送出している。

【0019】この結果、バス使用権調停手段（アービタ）が、最優先のP C I デバイス又はP C I スロットにバス使用を許可するために、バス使用権の優先度を設定する優先度遷移アルゴリズムの循環経路を、入力設定によって容易かつ確実に変更できるようになり、その汎用的なP C I バス使用権の調停が可能になる。

【0020】更に、本発明のP C I バス使用権調停装置は、入力される複数のP C I データ転送手段のそれぞれが必要とするデータ転送時間に基づいて、前記の優先度遷移アルゴリズムを計算して生成している。この生成した優先度遷移アルゴリズムに基づいて、P C I データ転送手段（P C I デバイス又はP C I スロット）からのバス使用権要求信号を、バス使用権調停手段が受け取った際に、優先度遷移アルゴリズムの順序でバス使用許可信号をP C I データ転送手段（P C I デバイス又はP C I スロット）へ送出している。

【0021】この場合、使用者が複数のP C I データ転送手段のそれぞれが必要とするデータ転送時間のデータの入力のみによって、バス使用権の優先度（優先度遷移アルゴリズム）の設定が可能になる。すなわち、面倒なバス使用権の優先度を予め理解して入力する必要がなくなり、バス使用権の優先度の設定が、より容易かつ確実に可能になる。

【0022】また、本発明のP C I バス使用権調停装置は、入力したバス使用権の優先度に対するアクセス時間が長くなり過ぎたと判断した場合、また、P C I データ転送手段（P C I デバイス又はP C I スロット）のそれぞれのデータ転送時間を、入力されたデータ転送時間を超える場合、すなわち、入力内容が不可の際に、発音による報知、色区分け又はブリンクを含む画面表示、合成音声による報知を行っている。

【0023】これによって、報知が使用者で容易かつ確実に判明して、バス使用権の優先度の設定作業が迅速に可能になると共に、多様な報知によって装置構成の自由度が向上する。

【0024】

【発明の実施の形態】次に、本発明のP C I バス使用権

調停装置の実施の形態を図面を参照して詳細に説明する。図1は本発明のPCIバス使用権調停装置の第1実施形態における構成を示すブロック図である。このPCIバス使用権調停装置は、入力されるリクエスト番号（REQ#）信号（バス使用権要求信号）に対し、循環優先順位アルゴリズムに基づいた順序でグラント番号（GNT#）信号（バス使用許可信号）を送出してバスの管理及び調停を行うバス使用権調停手段としてのアービタ11と、ディスク、プリンタや電子デバイスなどであり、このデータ処理にかかる割り込みなどのイベントの発生に対応してアービタ11へ自装置に付与された番号を付加したリクエスト番号（REQ#）信号を送出するPCIデータ転送手段としてのPCIデバイス12、13とを有している。

【0025】更に、このPCIバス使用権調停装置は、FAXモデムカード、イーサネットカードなどのカード型デバイスであるPCカード（ICカード）や拡張ボードを差し込む受け口（コネクタ）であり、ここでのデータ処理にかかる割り込みなどのイベントの発生に対応してアービタ11へ、自装置に付与された番号を付加したリクエスト番号（REQ#）信号を送出するPCIデータ転送手段としてのPCIスロット14、15、16、17を有している。

【0026】更に、PCIバス使用権調停装置は、PCIデバイス12、13及びPCIスロット14～17が接続され、ここからのアービタ11へのリクエスト番号（REQ#）信号によって、グラント番号（GNT#）信号を送出し、この信号のやり取り（バス使用権）によってPCIデバイス12、13及びPCIスロット14～17の選択を行うためのPCIバス26を有している。

【0027】また、このPCIバス使用権調停装置は、アービタ11が最優先のPCIデバイス12、13、PCIスロット14～17にPCIバス26のバス使用を許可するように、バス使用権の優先度（優先度遷移アルゴリズム）に基づいた循環経路に変更する優先度遷移アルゴリズム生成記憶手段としてのアービトレーション優先度変更装置31を有している。更に、バス使用権の優先度に基づいた循環経路に変更する指示（バス使用権の優先度の入力設定）を行うための入力手段としてのキーボード32を有している。

【0028】アービトレーション優先度変更装置31は、キーボード32から入力したバス使用権の優先度に対するアクセス・レイテンシ（アクセス時間＝PCIデバイス12、13及びPCIスロット14～17からのリクエスト番号（REQ#）信号の送出からグラント番号（GNT#）信号を送出するまでの待ち時間と、PCIデバイス12、13及びPCIスロット14～17でのデータ転送時間の合計）が、予め設定したアクセス時間を超えるか否かを検証する優先度検証装置35と、バ

ス使用権の優先度を設定した優先度遷移アルゴリズムを格納するフラッシュROM38と、優先度検証装置35でアクセス・レイテンシ（アクセス時間）が長くなり過ぎたと判断した際に警報を発するブザー40とを有している。

【0029】優先度検証装置35は、キーボード32から入力されるPCIデバイス12、13、PCIスロット14～17に対するバス使用権の優先度（あとで説明する図2に示す優先度遷移アルゴリズムにおける優先度「高い＝p1、普通＝p2、低い＝p3」）に対するアクセス・レイテンシが長くなり過ぎないかを検証する。フラッシュROM38は、キーボード32から入力され、かつ、優先度検証装置35で優先度を検証したPCIデバイス12、13、PCIスロット14～17に対するバス使用権の優先度を設定した優先度遷移アルゴリズムを格納し、かつ、アービタ11が読み出しを行う。

【0030】次に、この第1実施形態の動作について説明する。まず、全体の動作について説明する。図1において、使用者がキーボード32からPCIデバイス12、13、PCIスロット14～17のそれぞれのPCIバス26におけるバス使用権の優先度（優先度遷移アルゴリズム）をアービトレーション優先度変更装置31に入力して設定する。その後、PCIデバイス12、13、PCIスロット14～17は、データ処理にかかる割り込みなどのイベント発生ごとに、自装置（PCIデバイス12、13、PCIスロット14～17）に付与された番号を付加したリクエスト番号（REQ#）信号をアービタ11へ送出する。

【0031】アービタ11は、PCIデバイス12、13、PCIスロット14～17からのリクエスト番号（REQ#）信号を受け取ると、アービトレーション優先度変更装置31に設定されているPCIバス26におけるバス使用権の優先度（優先度遷移アルゴリズム）に基づいた順序で、PCIデバイス12、13、PCIスロット14～17へのグラント番号（GNT#）信号を決定して送出する。

【0032】次に、アービトレーション優先度変更装置31の内部構成をについて説明する。図2は図1に示すアービタ11の優先度遷移アルゴリズムを説明するための図であり、図3はアービタ11の優先度遷移アルゴリズムによるバス使用権の遷移状態を説明するための図である。また、図4は第1実施形態の動作の処理状態を示す流れ図である。

【0033】図1乃至図4において、使用者がキーボード32からPCIデバイス12、13、PCIスロット14～17のそれぞれのPCIバス26におけるバス使用権の優先度を、アービトレーション優先度変更装置31の優先度検証装置35に入力する（ステップS1）。PCIデバイス12、13、PCIスロット14～17に対するバス使用権の優先度を、3段階の「高い、普

通、低い」のグループに区分けして設定する。この優先度が「高い」場合の設定では、図2に示す優先度遷移アルゴリズムにおける「p1」の位置にPCIデバイス12、13、PCIスロット14~17の一部が挿入して設定される。

【0034】優先度が「普通」の場合の設定では、図2に示す優先度遷移アルゴリズムにおける「p2」の位置にPCIデバイス12、13、PCIスロット14~17の一部が挿入して設定される。優先度が「低い」場合の設定では、図2に示す優先度遷移アルゴリズムにおける「p3」の位置に、PCIデバイス12、13、PCIスロット14~17の一部が挿入して設定される。ここでは、図2に示す優先度遷移アルゴリズムにPCIデバイス12、13及びPCIスロット14のグループを優先度「高い=p1」として設定する。また、PCIスロット15に優先度「普通=p2」を設定し、PCIスロット16、17のグループに優先度「低い=p3」を設定する。

【0035】このPCIデバイス12、13、PCIスロット14~17に対する図2に示す優先度遷移アルゴリズムの優先度「高い=p1、普通=p2、低い=p3」のグループへ、アービタ11が、図3に示す順序でグラント番号(GNT#)信号を送出し、そのバス使用権の優先度が遷移する。まず、図3の(a)に示すように優先度「高い=p1」の設定におけるグループ内のPCIデバイス12、13及びPCIスロット14の順序でバス使用権の優先度が遷移する。

【0036】次に、図3の(b)に示すように優先度「普通=p2」のPCIスロット15にバス使用権の優先度が移動する。更に、図3の(c)に示すように優先度「高い=p1」の設定におけるグループのPCIデバイス12、13及びPCIスロット14の順序で、バス使用権の優先度が遷移する。この次に、図3の(d)に示すように優先度「低い=p3」のグループ内のPCIスロット16のバス使用権の優先度が移動する。

【0037】更に、図3の(e)に示すように優先度「高い=p1」の設定におけるグループ内のPCIデバイス12、13及びPCIスロット14の順序でバス使用権の優先度が遷移する。次に、図3の(f)に示すように優先度「普通=p2」のPCIスロット15にバス使用権の優先度が移動する。更に、図3の(g)に示すように優先度「高い=p1」の設定におけるグループ内のPCIデバイス12、13及びPCIスロット14の順序でバス使用権の優先度が遷移する。この次に、図3の(h)に示すように優先度「低い=p3」のグループ内におけるPCIスロット17のバス使用権の優先度が移動する。したがって、優先度「低い=p3」の位置に対する設定が多くなると、図2及び図3の例ではPCIスロット16、17へのアクセス・レイテンシが長くなる。

【0038】なお、優先度「高い=p1」及び優先度「低い=p3」のそれぞれのグループ内でのPCIデバイス12、13、PCIスロット14~17に対する遷移の順序は、図3に示す例にかかわらず、どのような順序でも良い。すなわち、優先度「高い=p1」の設定におけるグループ内のPCIデバイス12、13及びPCIスロット14における遷移順次は、どの様に入れ替えても良い。同様に優先度「低い=p3」の設定におけるグループ内のPCIスロット16、17における遷移順次は入れ替えても良い。

【0039】優先度検証装置35は、入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くなり過ぎないかを予め定めたアクセス・レイテンシと比較して検証する(ステップS2)。優先度検証装置35は入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くなり過ぎると判断した場合(S2:Yes)は、ブザー40に駆動信号を送出し、その報知によって使用者に警告する(ステップS3)。

【0040】この報知によって、再度、PCIバス26におけるバス使用権の優先度の入力を促す。例えば、図示しない表示装置で画面表示する。入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くないと判断した場合(S2:No)、キーボード32から入力され、かつ、優先度検証装置35で優先度を検証したPCIデバイス12、13、PCIスロット14~17に対するバス使用権の優先度(図2に示す優先度「高い=p1、普通=p2、低い=p3」)の優先度遷移アルゴリズムを、フラッシュROM38に入力して格納する(ステップS4)。

【0041】この後、アービタ11は、PCIデバイス12、13、PCIスロット14~17からのイベント発生による割り込みなどによってリクエスト番号(REQ#)信号を受け取る(ステップS5)。アービトレーション優先度変更装置31のフラッシュROM38に格納されているPCIバス26におけるバス使用権の優先度(優先度遷移アルゴリズム)に基づいた順序で、PCIデバイス12、13、PCIスロット14~17へのグラント番号(GNT#)信号を決定して送出する(ステップS6、S7)。

【0042】この結果、アービタ11が最優先のPCIデバイス12、13又はPCIスロット14~17にバス使用を許可するように、使用者が設定したPCIバス26のバス使用権の優先度に基づいた循環経路に変更できるようになる。したがって、多様なシステムにおける汎用的なPCIバス使用権の調停が可能になる。

【0043】図5は第2実施形態の構成を示すブロック図である。この第2実施形態は、図1に示すアービトレーション優先度変更装置31の構成が異なるものであり、他の構成は同様である。図5に示す第2実施形態のアービトレーション優先度変更装置31aは、第1実施

形態と同様の優先度検証装置35、フラッシュROM38及びブザー40を有している。更に、第2実施形態に対応し、キーボード32から入力されたPCIデバイス12、13、PCIスロット14~17が、それぞれに必要なデータ転送時間に基づいて、優先度遷移アルゴリズムを計算して優先度検証装置35へ送出する優先度計算装置33とを有している。すなわち、優先度計算装置33が第1実施形態のキーボード32から入力されたPCIデバイス12、13、PCIスロット14~17のそれぞれのバス使用権の優先度と同一のデータを送出する。

【0044】次に、この第2実施形態の動作について説明する。図6は第2実施形態の動作の処理状態を示す流れ図である。この第2実施形態では、キーボード32から入力したPCIデバイス12、13、PCIスロット14~17が必要とするデータ転送時間を、優先度計算装置33に入力する(ステップS11)。優先度計算装置33は、入力されたデータ転送時間と予め設定しているPCIデバイス12、13、PCIスロット14~17のそれぞれのデータ転送時間とを比較する。この比較で入力されたデータ転送時間が設定されているデータ転送時間を超える場合(ステップS12:Yes)は、優先度計算装置33が、ブザー40を駆動し、その鳴動によって報知を行う(ステップS13)。また、優先度計算装置33は、入力されたデータ転送時間に基づいて、バス使用権の優先度(優先度遷移アルゴリズム)を計算して優先度検証装置35へ送出する(ステップS14)。

【0045】優先度検証装置35は、優先度計算装置33からのバス使用権の優先度(優先度遷移アルゴリズム)に対するアクセス・レイテンシが、長くなり過ぎないかを予め格納しているアクセス・レイテンシと比較して検証する(ステップS15)。優先度検証装置35は入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くなり過ぎると判断した場合(S15:Yes)、ブザー40に駆動信号を送出し、その鳴動の報知によって使用者に警告する(ステップS16)。

【0046】入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くないと判断された場合(S15:No)、優先度計算装置33からのバス使用権の優先度を設定した優先度遷移アルゴリズムを、フラッシュROM38に入力して格納する(ステップS17)。この場合、優先度計算装置33は、図2に示す例と同様に、PCIデバイス12、13、PCIスロット14~17に対するバス使用権の優先度を、3段階の「高い、普通、低い」で区分けする。この優先度遷移アルゴリズムを、優先度計算装置33が、フラッシュROM38に送出し、ここで格納する(ステップS17)。

【0047】この後、アービタ11は、PCIデバイス12、13、PCIスロット14~17からのリクエスト

ト番号(REQ#)信号を受け取り(ステップS18)、アービトレーション優先度変更装置31のフラッシュROM38に格納されているPCIバス26におけるバス使用権の優先度を設定した優先度遷移アルゴリズムに基づいた順序で、PCIデバイス12、13、PCIスロット14~17へのグラント番号(GNT#)信号を決定して送出する(ステップS19、S20)。

【0048】この場合の図3に示す第1実施形態と同様に、バス使用権の優先度の優先度遷移アルゴリズムに基づいて決定した順序で、グラント番号(GNT#)信号を、PCIデバイス12、13、PCIスロット14~17へ送出する。

【0049】この結果、使用者がPCIデバイス12、13、PCIスロット14~17のそれぞれが必要とするデータ転送時間のデータの入力のみによって、バス使用権の優先度(優先度遷移アルゴリズム)の設定が可能になる。したがって、第1実施形態のように面倒なバス使用権の優先度を設定する優先度遷移アルゴリズムを予め理解する必要がなくなり、優先度遷移アルゴリズムの設定が、より容易かつ確実に可能になる。

【0050】なお、上記第1及び第2実施形態にあつて、フラッシュROM38は、通電停止時にデータを保持する記憶保持型メモリであればどのようなメモリでも良い。例えば、電源バックアップメモリでも良い。

【0051】また、上記第1及び第2実施形態では、ブザー40の鳴動によって、入力されるバス使用権の優先度に対するアクセス・レイテンシが、長くなり過ぎることを報知しているが、他の方法でも良い。例えば、この報知を文字で画面表示、また、色分けした文字による報知内容をブリンクするようにしても良い。更に、合成音声ボードを用いた合成音声による報知でも良い。

【0052】

【発明の効果】以上の説明から明らかなように、本発明のPCIバス使用権調停装置によれば、PCIデータ転送手段からのバス使用権要求信号を、バス使用権調停手段が受け取った際に、入力したバス使用権の優先度を設定した優先度遷移アルゴリズムに基づいた順序で、バス使用許可信号をPCIデータ転送手段へ送出している。

【0053】これによって、バス使用権調停手段が、最優先のPCIデバイス又はPCIスロットにバス使用を許可するために、バス使用権の優先度を設定する優先度遷移アルゴリズムの循環経路を、入力設定によって容易かつ確実に変更できるようになり、その汎用的なPCIバス使用権の調停が可能になる。

【0054】更に、本発明のPCIバス使用権調停装置によれば、入力される複数のPCIデータ転送手段のそれぞれが必要とするデータ転送時間に基づいて、優先度遷移アルゴリズムを計算して生成し、PCIデータ転送手段からのバス使用権要求信号を、バス使用権調停手段が受け取った際に、優先度遷移アルゴリズムに基づいた

順次で、バス使用許可信号をP C Iデータ転送手段へ送出している。

【0055】これによって、使用者が複数のP C Iデータ転送手段のそれぞれが必要とするデータ転送時間のデータの入力のみによって、バス使用权の優先度の設定が可能になり、面倒なバス使用权の優先度を、予め理解して入力する必要がなく、バス使用权の優先度の設定が、より容易かつ確実に可能になる。

【0056】また、本発明のP C Iバス使用权調停装置は、入力したバス使用权の優先度に対するアクセス時間が長くなり過ぎたと判断した場合、また、P C Iデータ転送手段のそれぞれのデータ転送時間を、入力されたデータ転送時間が超える場合、すなわち、入力内容が不可の際に、発音による報知、色区分け又はブリンクを含む画面表示、合成音声による報知を行っている。

【0057】これによって、報知が使用者で容易かつ確実に判明し、バス使用权の優先度の設定作業が迅速に可能になると共に、多様な報知によって装置構成の自由度が向上する。

【図面の簡単な説明】

【図1】本発明のP C Iバス使用权調停装置の実施形態における構成を示すブロック図である。

【図2】第1実施形態にあってアービタの優先度遷移アルゴリズムを説明するための図である。

*【図3】第1実施形態にあってアービタの優先度遷移アルゴリズムによるバス使用权の遷移状態を説明するための図である。

【図4】第1実施形態の動作の処理状態を示す流れ図である。

【図5】第2実施形態の構成を示すブロック図である。

【図6】第2実施形態の動作の処理状態を示す流れ図である。

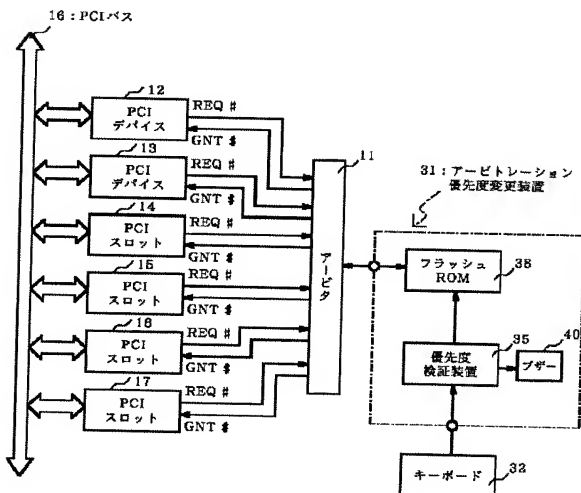
【図7】従来のP C Iバス使用权調停装置の構成を示すブロック図である。

【図8】図7に示すアービタの循環優先順位アルゴリズムを説明するための図である。

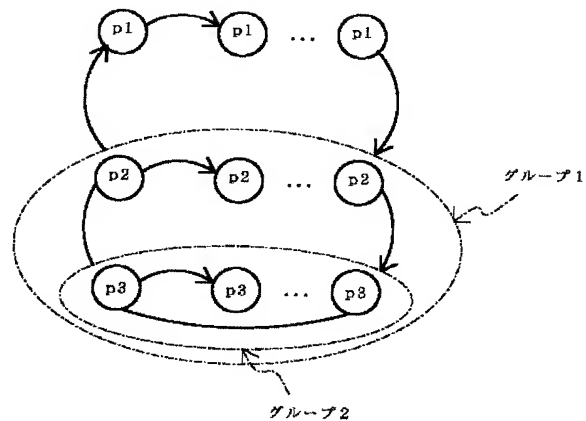
【符号の説明】

- 11 アービタ
- 12, 13 P C Iデバイス
- 14~17 P C Iスロット
- 26 P C Iバス
- 31, 31a アービトレーション優先度変更装置
- 32 キーボード
- 33 優先度計算装置
- 35 優先度検証装置
- 38 フラッシュROM
- 40 ブザー

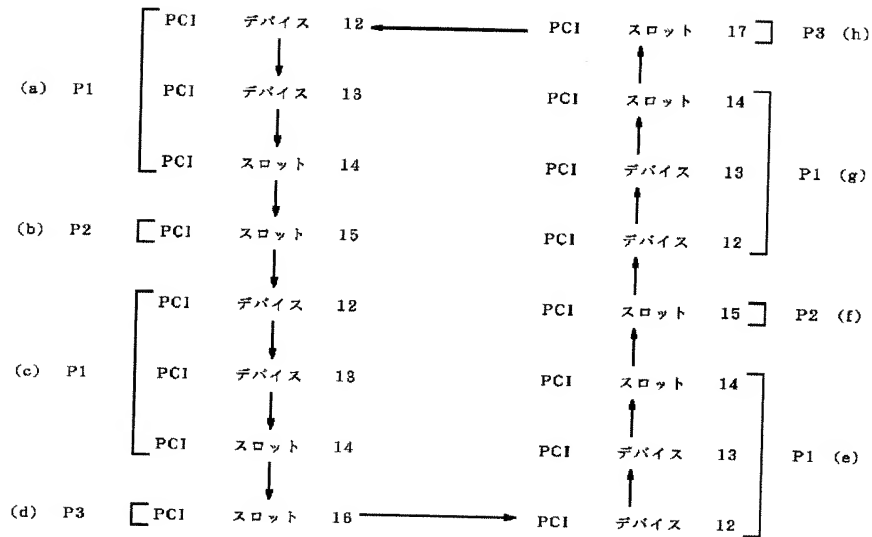
【図1】



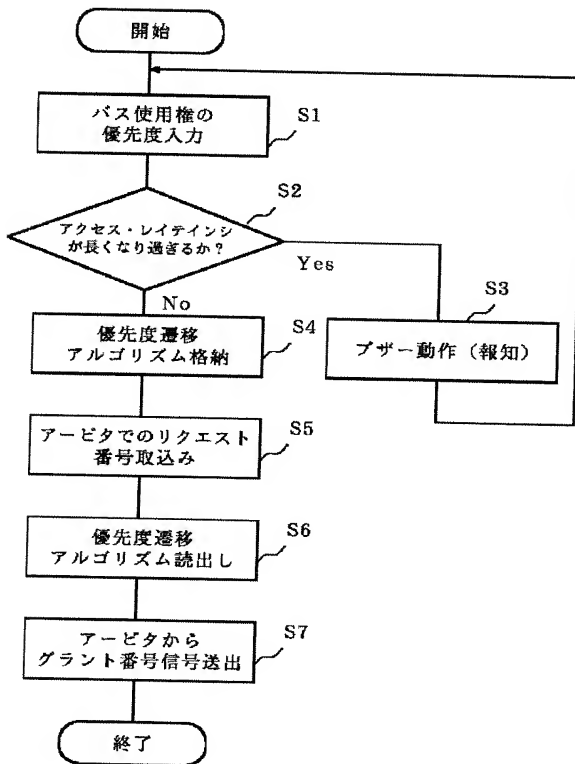
【図2】



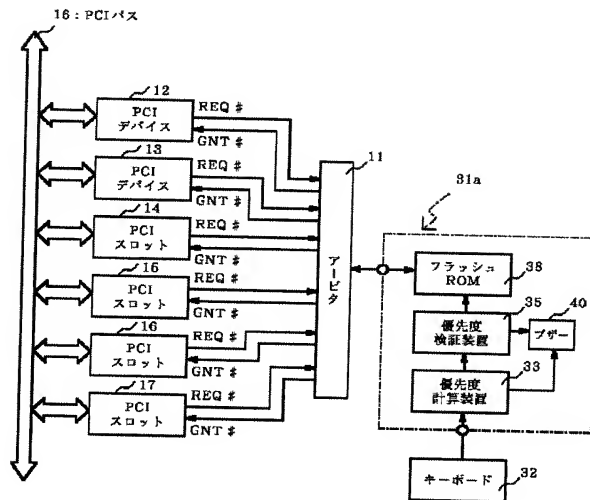
【図3】



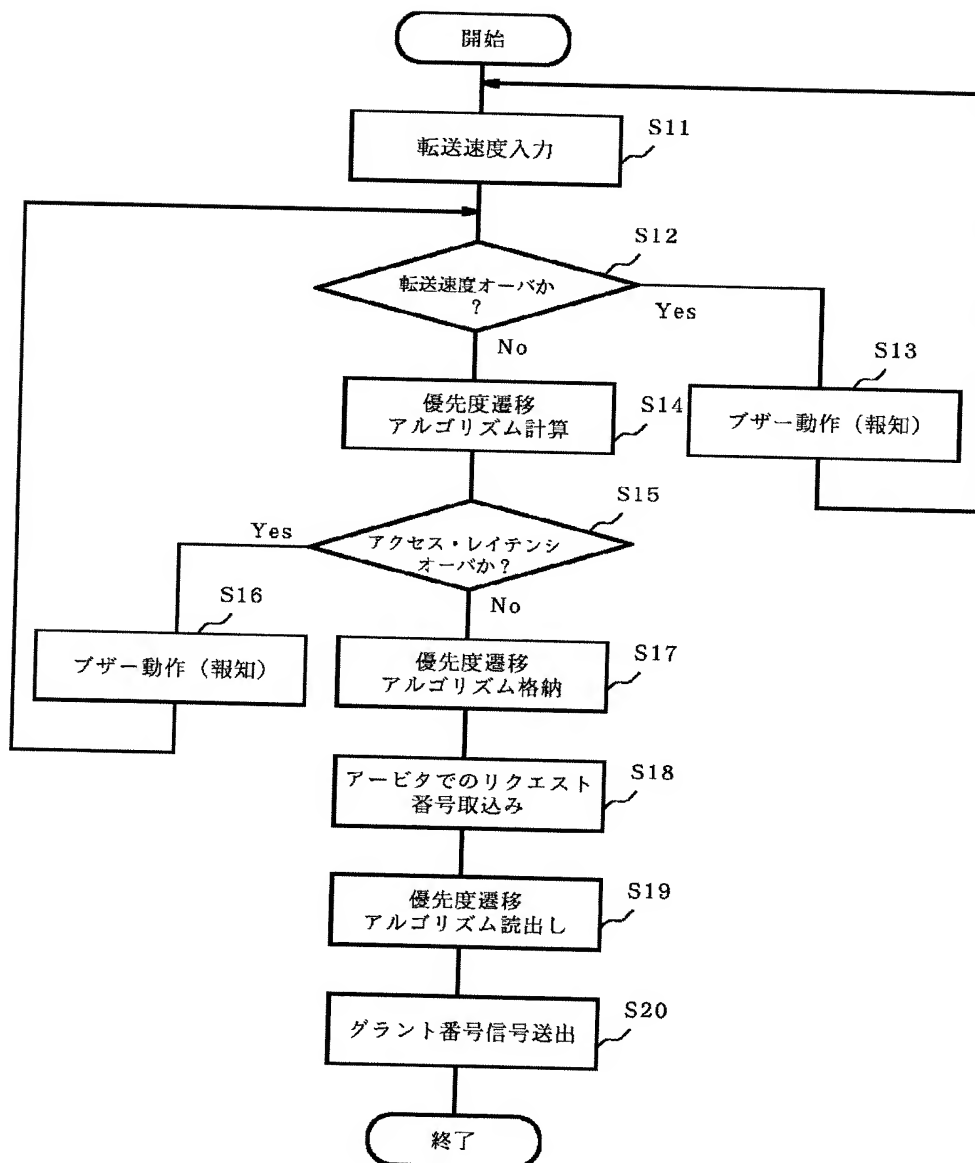
【図4】



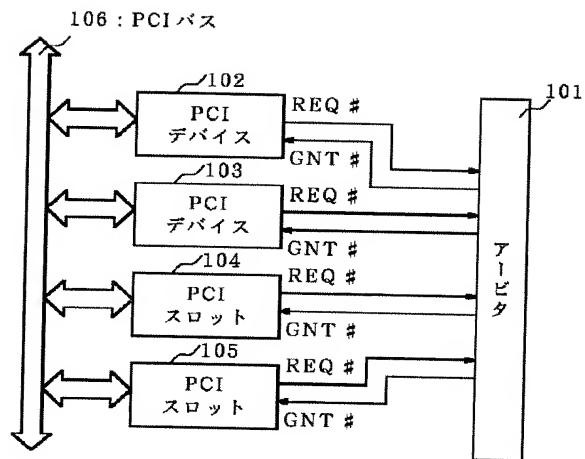
【図5】



【図6】



【図7】



【図8】

